

(19) BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

(12) **Offenlegungsschrift**
(10) **DE 195 43 427 A 1**

(51) Int. Cl. 5:
H 01 L 23/14

H 01 L 23/50
H 01 L 25/065
G 06 K 19/077
H 05 K 1/18
B 32 B 7/02
B 32 B 7/10
// B32B 15/06,15/08,
9/04,25/04,25/12,
25/16,25/20,27/30,
27/28

(21) Anmelder:
Siemens AG, 80333 München, DE

(22) Erfinder:
Houdeau, Detlef, Dr.-Ing., 84085 Langquaid, DE;
Stampka, Peter, 92421 Schwandorf, DE

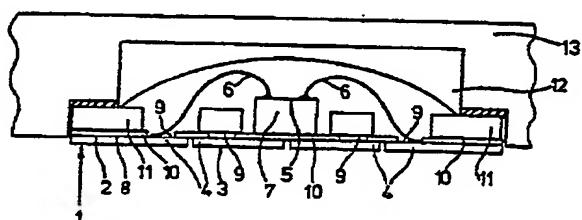
(50) Entgegenhaltungen:

DE	42 32 625 A1
FR	28 73 041 A1
US	53 04 513
US	46 74 175
EP	05 27 438 A2
EP	03 91 790 A1

Prüfungsantrag gem. § 44 PatG ist gestellt

(54) Chipmodul

(55) Die Erfindung bezieht sich auf ein Chipmodul mit einer aus elektrisch leitendem Material gefertigten Kontaktsschicht (2) mit mehreren Kontaktelementen (4) und einem Halbleiterchip (7) mit auf der Hauptfläche (5) des Halbleiterchips (7) angeordneten Chipanschlüssen, die jeweils elektrisch mit einem Kontaktelment (4) der Kontaktsschicht (2) verbunden sind. Des weiteren ist auf der dem Halbleiterchip (7) zugewandten Oberfläche der elektrisch leitenden Kontaktsschicht (2) eine dünne Isolationsfolie (10) aus elektrisch isolierendem Material vorgesehen, welche sowohl auf ihrer der Kontaktsschicht (2) zugewandten Vorderseite als auch auf ihrer der Kontaktsschicht (2) abgewandten Rückseite (8) eine Haft- bzw. Klebefunktion besitzt.



DE 195 43 427 A 1

BEST AVAILABLE COPY

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

BUNDESDRUCKEREI 03.97 702 021/446

Beschreibung

Die Erfindung bezieht sich auf ein Chipmodul mit einer aus elektrisch leitendem Material gefertigten Kontaktsschicht mit mehreren Kontaktelementen und einem Halbleiterchip mit auf der Haupftfläche des Halbleiterchips angeordneten Chipanschlüssen, die jeweils elektrisch mit einem Kontaktelment der Kontaktsschicht verbunden sind.

Die Anwendungsmöglichkeiten von in der Regel im Scheckkartenformat ausgebildeten Chipkarten sind aufgrund einer hohen funktionalen Flexibilität äußerst vielseitig geworden und nehmen mit der steigenden Rechenleistung und Speicherkapazität der verfügbaren integrierten Schaltungen weiterhin zu. Neben den derzeit typischen Anwendungsfeldern solcher Chipkarten in der Form von Krankenversichertenkarten, Gleitzettierungskarten, Telefonkarten ergeben sich zukünftig insbesondere Anwendungen im elektronischen Zahlungsverkehr, bei der Zugriffskontrolle auf Rechner, bei geschützten Datenspeichern und dergleichen. Es gibt heute verschiedene Möglichkeiten, Chipkarten herzustellen.

Bei den meisten Verfahren wird der eigentliche Halbleiterchip zunächst auf ein Chipmodul montiert, der auch die zumeist vergoldeten Kartenkontakte beinhaltet. Üblicherweise werden die Chipmodule auf einem Endlosband beziehungsweise Endlosgrundträger gefertigt, anschließend werden die einzelnen Chipmodul e ausgestanzt und in die Chipkarte gebracht. Bei dieser Methode findet keine direkte Befestigung des Chips in der Karte statt, was den Vorteil besitzt, daß die Biegekräfte weitgehend vom Chip abgehalten werden, die bei einer mechanischen Belastung der Chipkarte entstehen können. Bei der Herstellung von Chipmodulen wird derzeit am häufigsten das sogenannte Draht-Bond-Verfahren angewendet, bei dem die Chipanschlüsse des die eigentliche elektronische Schaltung tragenden Halbleiterchips mit dünnen Bonddrähten mit den einzelnen Kontaktelmenten der Kontaktsschicht verbunden werden. Der Halbleiterchip selbst wird entweder unmittelbar oder über eine isolierende Zwischenschicht auf die Kontaktsschicht geklebt, wobei bei den zum Einsatz kommenden Chipklebstoffen, die in der Regel in flüssiger oder zähflüssiger Konsistenz aufgetragen werden, der Nachteil besteht, daß bei ungeeigneter Dosierung oder bei Prozeßunregelmäßigkeiten Produktionsausfälle resultieren können. Bei einer zu hohen Dosierung des aufgetragenen Chipklebstoffes besteht beispielsweise die Gefahr, einige für die Bondkontaktierung notwendigen Bondlöcher zu verkleben, wodurch sie unbrauchbar werden, wohingegen bei einer zu geringen Dosierung des Klebstoffes eine unzureichende Chipfixierung auf der Zwischenschicht bzw. der metallischen Kontaktsschicht erfolgen kann. Außerdem besteht bei einem Auftrag von flüssigem Chipklebstoff die Gefahr einer Veränderung der Form und Lage der benötigten Bondlöcher, was wiederum zu erhöhten Produktionsausfällen führen kann oder eine höhere Prozeßkontrolle erforderlich macht. Zum Schutz gegen Umwelteinflüsse werden der Halbleiterchip und die Bonddrähte durch eine Vergußmasse abgedeckt. Der Vorteil dieses Herstellungsverfahrens liegt an sich darin, daß es sich weitgehend an das in der Halbleiterindustrie übliche Verfahren zur Verpackung von Chips in Standardgehäusen anlehnt, und dadurch preisgünstiger ist. Der Nachteil bei diesem Verfahren liegt weiterhin darin, daß sowohl die Bauhöhe wie auch die Länge und Breite des Moduls

deutlich größer ausfallen als beispielsweise beim sogenannten TAB-Modul, bei dem die Anschlußflächen (Pads) des Halbleiterchips mit galvanisch aufgebrachten metallischen Höckern versehen sind, die zur unmittelbaren Befestigung der elektrisch leitenden Kontaktflächen durch Lötverbindung dienen, und somit eine Abdeckung von Bonddrähten nicht erforderlich ist. Für den Einbau des Chipmoduls in die Chipkarte haben sich derzeit drei verschiedene Verfahren durchgesetzt, das Laminierverfahren, das Einsetzen in gepräste Hohlräume, sowie das Montieren in fertig gespritzte Karten. Bei sämtlichen Einbauverfahren besteht beim Kartenhersteller der Nachteil, Chipmodule mit unterschiedlichen Baugrößen, die aus der unterschiedlichem Chipfläche des verwendeten Halbleiterchips resultieren, in die Karte einsetzen zu müssen. Die aufgrund von unterschiedlichen Chipflächen von typischerweise etwa 1 mm^2 bis 20 mm^2 resultierende Modulvielfalt führt auch beim Modulhersteller zu erhöhten Materialkosten aufgrund einer verringerten Abnahmemenge pro Modulvariante und zu einem erhöhten Logistikaufwand. Beim Kartenhersteller ergeben sich aufgrund der unterschiedlichen Modultypen verschiedene Abmessungen der Kartenhohlräume für den Einbau des Moduls und damit erhöhte Werkzeugkosten bzw. Verfahrenskosten.

Der Erfindung liegt die Aufgabe zugrunde, ein universell verwendbares Chipmodul zur Verfügung zu stellen, welches unabhängig von der Chipgröße des jeweils verwendeten Halbleiterchips bei einer hohen Zuverlässigkeit und ausreichenden Lebensdauer einfacher und damit kostengünstiger herstellbar ist.

Diese Aufgabe wird durch ein Chipmodul gemäß Anspruch 1 gelöst.

Erfindungsgemäß ist vorgesehen, daß auf der dem Halbleiterchip zugewandten Oberfläche der elektrisch leitenden Kontaktsschicht eine dünne Isolationsfolie aus elektrisch isolierendem Material vorgesehen ist, welche sowohl auf ihrer der Kontaktsschicht zugewandten Vorderseite als auch auf ihrer der Kontaktsschicht abgewandten Rückseite eine Haft- bzw. Klebefunktion besitzt. Hierbei kann insbesondere vorgesehen sein, daß die Haft- bzw. Klebefunktion des Materials der dünnen Isolationsfolie von einem auf die dünne Isolationsfolie ausgeübten mechanischen Druck abhängt. Als geeignetes Material für die dünne Isolationsfolie mit solchen druckempfindlichen Klebe- oder Hafteigenschaften kommt insbesondere ein Acrylat und/oder einen Naturstoff, insbesondere Kautschuk, und/oder ein Silicon, und/oder ein Styrol-Copolymerisat, insbesondere ein Butadien, und/oder ein Isopren oder dergleichen in Frage.

Die als Haft- bzw. Klebstoffsicht wirkende Isolationsfolie kann bei einer besonders einfachen Ausführung einlagig ausgebildet sein. Darüber hinaus kann bei einer weiteren Ausführung der Erfindung die dünne Isolationsfolie auch einen Mehrlagenaufbau aufweisen. Bei einer solchen Anordnung kann die dünne Isolationsfolie aus zwei Haft- bzw. Klebelagen und einer zwischen den Haft- bzw. Klebelagen angeordneten mittleren Trägerlage bestehen. Hierbei kann die Trägerlage aus einem hochtemperaturstabilen Kunststoffmaterial, insbesondere einem Thermoplast-Material hergestellt sein.

Weiterhin kann vorgesehen sein, daß auf der der Kontaktsschicht abgewandten Rückseite der dünnen Isolationsfolie der Halbleiterchip und/oder ein insbesondere am Randbereich der Kontaktsschicht angeordneter und den Halbleiterchip umgebender Stützrahmen aus elektrisch isolierendem Material durch Haftbzw. Klebe-

verbindung befestigt ist.

Der dünnen Isolationsfolie kommt neben der Wirkung einer elektrisch isolierenden Schicht zwischen Halbleiterchip und/oder Stützrahmen und Kontaktsschicht dem Prinzip der Erfindung folgend gleichzeitig eine die Verbindung zwischen Halbleiterchip und Kontaktsschicht gewährleistende Funktion zu. Hierbei ermöglicht die dünne Isolationsfolie zum einen eine möglichst voll flächig gute Haftung zur metallischen Kontaktsschicht und zum anderen auf der dieser gegenüberliegenden Seite eine gute Haftung zum Halbleiterchip bzw. zum Epoxytape bzw. dem Stützrahmen. Durch die Klebe- bzw. Haftverbindung zum Halbleiterchip bzw. zur Metallschicht vermittels der dünnen Isolationsfolie kann das Modul bei einer hohen Zuverlässigkeit und ausreichenden Langzeitstabilität schnell und einfach hergestellt werden. Bei einer bevorzugten Ausführung der dünnen Isolationsfolie kann dieser die Wirkung inner auf Druck empfindlichen Kleb- oder Haftstoffschicht dergestalt zukommen, daß der während des Auflaminierns der Kontaktsschicht und des Epoxytapes bzw. des Stützrahmens erzeugte Walzendruck eine zur Kraftwirkungslinie bzw. -richtung senkrecht erzeugte Scherspannung in der druckempfindlichen Klebstoffschicht bzw. Isolationsfolie erzeugt. Die Klebstoffschicht wird in dieser Richtung vorzugsweise durch eine entsprechende Ausrichtung von Moleküllketten innerhalb der Haftbzw. Klebstoffsicht mikroplastisch. Dies reicht aus, um eine Mikroformgebung und damit Anpassung der Oberfläche der Haft- bzw. Klebstoffsicht zum jeweiligen Verbindungspartner zu erzeugen und somit eine ausreichende Haftfestigkeit zu gewährleisten. Der Einsatz der dünnen Isolationsfolie auch als Haft- bzw. Klebstoffsicht für den Halbleiterchip bzw. den Stützrahmen erübrigt die Aufbringung eines weiteren Klebmittels, insbesondere eines solchen von flüssiger Konsistenz.

Bei einer weiterhin bevorzugten Ausführung des Chipmoduls kann vorgesehen sein, daß die zwischen der elektrisch leitenden Kontaktsschicht und dem Halbleiterchip vorgesehene dünne Isolationsfolie mit einer Vielzahl von Bondlöchern versehen ist, bei welcher die Bondlöcher hinsichtlich deren Anordnung, Form, Anzahl, sowie Zuordnung zu einem bestimmten Kontakt-element der Kontaktsschicht derart beschaffen sind, daß bei einer beliebigen Lage und insbesondere beliebigen Grundfläche des befestigten Halbleiterchips eine Kontaktierung der Chipanschlüsse mittels der Bonddrähte mit einem jeweils zugehörigen Kontaktlement der Kontaktsschicht unter Berücksichtigung der geltenden Montagevorschriften der Bonddrähte bewerkstelligt werden kann. Diese Ausführung der Erfindung ermöglicht ein universell einsatzbares Modul mit einheitlichen äußeren Abmessungen, welche unabhängig sind von der Größe des jeweils verwendeten Halbleiterchips. Dadurch können sowohl bei der Herstellung des Chipmoduls, als auch beim Einbau des Moduls in die Chipkarte erhebliche Fertigungskosten eingespart werden und der Logistikaufwand in beiden Bereichen verringert werden.

Hierbei kann insbesondere vorgesehen sein, daß die dünne Isolationsfolie an den Stellen der Bondlöcher und/oder an der Stelle des am Chipmodul zu befestigenden Halbleiterchips ausgestanzt ist, und ansonsten über die gesamte Fläche der Kontaktsschicht annähernd durchgehend geschlossen ausgebildet ist. Das erfindungsgemäße Chipmodul kann bei allen derzeit im Einsatz befindlichen Kontaktsschichten nach ISO-Standard

verwendet werden, wobei derzeit hauptsächlich eine Anzahl von sechs oder acht Kontaktlementen üblich ist.

Bei einer besonders bevorzugten Ausführung der Erfindung ist vorgesehen, daß die zwischen der elektrisch leitenden Kontaktsschicht und dem Halbleiterchip vorgesehene dünne Isolationsfolie pro zugeordnetem Kontaktlement wenigstens zwei Bondlöcher aufweist. Erforderlichenfalls kann in Abhängigkeit der in der Regel nach ISO-Standards vorbestimmten Anordnung und Geometrie des Kontaktfeldes mit den Kontaktlementen und in Abhängigkeit der tatsächlich verwendeten Chiptypen unter Berücksichtigung der gängigen Montagevorschriften hinsichtlich der Bonddrähte, die insbesondere eine maximale Länge der Bonddrähte vorschreiben, die genaue Geometrie, Anordnung und Anzahl der Bondlöcher für jedes Kontaktlement der Kontaktfläche unterschiedlich gestaltet sein.

Bei einer bevorzugten Ausführung der Erfindung kann vorgesehen sein, daß ein insbesondere am Randbereich der Kontaktsschicht vermitteltes der dünne Isolationsfolie verbundener und den Halbleiterchip umgebender Stützrahmen aus elektrisch isolierendem Material vorgesehen ist. Der Stützrahmen kann insbesondere aus einem Glas/Epoxymaterial hergestellt sein und vorzugsweise eine Stärke von etwa bis zum 125 µm besitzen. Darüber hinaus kann insbesondere bei großflächigen und dadurch bruchempfindlicheren Halbleiterchips zusätzlich ein den Chip umgebender Versteifungsrahmen auf der Isolationsfolie durch Haft- bzw. Klebeverbindung befestigt sein.

Gegenüber den verwendeten Schichtstärken der metallischen Kontaktsschicht und des Stützrahmens aus elektrisch isolierendem Material kann die zwischen der elektrisch leitenden Kontaktsschicht und der Halbleiter-schicht angeordnete dünne Isolationsfolie eine wesentlich geringere Gesamtstärke besitzen, beispielsweise von deutlich weniger als etwa 30 µm, solange eine ausreichende elektrische Isolationswirkung der Isolationsfolie gegeben ist.

Weitere Merkmale, Vorteile und Zweckmäßigkeiten der ergeben sich aus der nachfolgenden Beschreibung von Ausführungsbeispielen anhand der Zeichnung. Es zeigt:

Fig. 1 eine schematische Schnittansicht des in einen Kartenkörper eingesetzten Chipmoduls gemäß Erfindung; und

Fig. 2 eine schematische Draufsicht eines Chipmoduls gemäß einem Ausführungsbeispiel der Erfindung.

Das in den Fig. 1 und 2 dargestellte Chipmodul 1 besitzt eine in der Regel nach einem ISO-Standard mit genormten Abmessungen versehene und eine Stärke von etwa 30 µm bis etwa 70 µm aufweisende metallische Kontaktsschicht 2 mit auf der Vorderseite mit Kontaktflächen 3 versehenen Kontaktlementen 4 und einen in dem Chipmodul zu befestigenden Halbleiterchip 7, welcher auf seiner Hauptfläche 5 der Übersichtlichkeit halber nicht näher dargestellte Chipanschlüsse bzw. Pad-Anschlußflächen besitzt, die mittels Bonddrähten 6 mit der Rückseite 8 des dem jeweiligen Chipanschlusses zugeordneten Kontaktlementes 4 elektrisch verbunden sind. Erfindungsgemäß ist vorgesehen, daß zwischen der elektrisch leitenden Kontaktsschicht 2 und dem Halbleiterchip 7 eine mit einer Vielzahl von Bondlöchern 9 versehene, dünne Isolationsfolie 10 mit Haft- bzw. Klebefunktion vorgesehen ist. Die Bondlöcher sind hinsichtlich Anordnung, Form, Anzahl, sowie Zuordnung zu einem bestimmten Kontaktlement 4 der Kontakt-

schicht 2 derart beschaffen, daß bei einer beliebigen Lage und Grundfläche des befestigten Halbleiterchips 7 eine Kontaktierung der Chipanschlüsse mittels der Bonddrähte 6 unter Berücksichtigung der gängigen Montagevorschrift, d. h. vorbestimmten maximalen Bonddrahtlänge, mit einem jeweils zugehörigen Kontaktelement 4 der Kontaktsschicht 2 bewerkstelligt werden kann. Wie in den Figuren dargestellt ist die dünne Isolationsfolie 10 an den Stellen der Bondlöcher 9 ausgestanzt, und ansonsten über die gesamte Fläche der Kontaktsschicht 2 annähernd durchgehend geschlossen ausgebildet. Bei einer weiteren Ausführungsform, welche in den Figuren nicht näher dargestellt ist, kann darüber hinaus die dünne Isolationsfolie 10 an der Stelle des zu befestigenden Halbleiterchips 7 mit einer der Grundfläche des Halbleiterchips 7 entsprechenden Ausstanzung versehen sein. In diesem Fall kann der Halbleiterchip in die vorgesehene Ausstanzung der Isolationsfolie gesetzt und direkt auf der Rückseite 8 der Kontaktsschicht 2 befestigt werden, beispielsweise durch Die-Bonding.

Gemäß Fig. 1 kann ein insbesondere am Randbereich der Kontaktsschicht 2 mit der Isolationsfolie 10 verbundener und den Halbleiterchip 7 umgebender Stützrahmen 11 aus Glasepoxy-Material vorgesehen sein, der auch als Trägerrahmen des Chipmoduls dient und mit Klebeflächen versehen in den beispielsweise geprästen Hohrraum 12 der Chipkarte 13 montiert wird.

Die Fig. 2 zeigt in schematischer Ansicht näherte Einzelheiten eines insbesondere bevorzugten Ausführungsbeispiele der Erfindung, bei dem das Chipmodul 1 eine Kontaktsschicht 2 mit einer Anzahl von acht Kontaktelementen 4a bis 4h besitzt, wobei gemäß Fig. 2 ein relativ kleinflächiger Halbleiterchip 7a, und gemäß Fig. 3 ein relativ großflächiger Halbleiterchip 7b montiert ist. Wie dargestellt sind die Bondlöcher 9 der dünnen Isolationsfolie 10 so beschaffen, daß bei den Kontaktelementen 4a bis 4d jeweils eine Anzahl von drei Bondlöchern 9a, 9b, 9c mit kreisrunder Querschnittsform vorgesehen sind, deren aufeinanderfolgende Anordnung der Mittelpunkte im wesentlichen annähernd der Formgebung des zugehörigen Kontaktelementes folgt, und bei den Kontaktelementen 4e bis 4h jeweils eine Anzahl von zwei Bondlöchern 9d, 9e mit länglichen Querschnittsformen vorgesehen sind, wobei die Abmessungen des Bondloches in Längserstreckung mit zunehmendem Abstand von der Mitte der Kontaktsschicht zunehmen. Auf diese Weise kann eine Kontaktierung der Chipanschlüsse mittels der Bonddrähte 6 mit einem jeweils zugehörigen Kontaktelement vermittels eines günstig gelegenen Bondloches unabhängig von der Grundfläche des Halbleiterchips bewerkstelligt werden.

Patentansprüche

1. Chipmodul mit einer aus elektrisch leitendem Material gefertigten Kontaktsschicht (2) mit mehreren Kontaktelementen (4) und einem Halbleiterchip (7) mit auf der Hauptfläche (5) des Halbleiterchips (7) angeordneten Chipanschlüssen, die jeweils elektrisch mit einem Kontaktelement (4) der Kontaktsschicht (2) verbunden sind, dadurch gekennzeichnet, daß auf der dem Halbleiterchip (7) zugewandten Oberfläche der elektrisch leitenden Kontaktsschicht (2) eine dünne Isolationsfolie (10) aus elektrisch isolierendem Material vorgesehen ist, welche sowohl auf ihrer der Kontaktsschicht (2) zugewandten Vorderseite als auch auf ihrer der Kon-

taktsschicht (2) abgewandten Rückseite (8) eine Haft- bzw. Klebefunktion besitzt.

2. Chipmodul nach Anspruch 1, dadurch gekennzeichnet, daß die Haft- bzw. Klebefunktion des Materials der dünnen Isolationsfolie (10) von einem auf die dünne Isolationsfolie (10) ausgeübten mechanischen Druck abhängt.

3. Chipmodul nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß das Material der dünnen Isolationsfolie (10) ein Acrylat und/oder einen Naturstoff, insbesondere Kautschuk, und/oder ein Silikon, und/oder ein Styrol-Copolymerat, insbesondere ein Butadien, und/oder ein Isopren oder der gleichen aufweist.

4. Chipmodul nach Anspruch 1 bis 3, dadurch gekennzeichnet, daß die dünne Isolationsfolie (10) einen Mehrlagenaufbau aufweist.

5. Chipmodul nach Anspruch 4, dadurch gekennzeichnet, daß die einen Mehrlagenaufbau besitzende dünne Isolationsfolie (10) wenigstens zwei Haft- bzw. Klebelagen und eine zwischen den Haft- bzw. Klebelagen angeordnete Trägerlage aufweist.

6. Chipmodul nach Anspruch 5, dadurch gekennzeichnet, daß die Trägerlage aus einem hochtemperaturstabilen Kunststoffmaterial, insbesondere einem Thermoplast-Material hergestellt ist.

7. Chipmodul nach Anspruch 1 bis 6, dadurch gekennzeichnet, daß auf der der Kontaktsschicht (2) abgewandten Rückseite (8) der dünnen Isolationsfolie (10) der Halbleiterchip (7) und/oder ein insbesondere am Randbereich der Kontaktsschicht (2) angeordneter und den Halbleiterchip (7) umgebender Stützrahmen (11) aus elektrisch isolierendem Material durch Haft- bzw. Klebeverbindung befestigt ist.

8. Chipmodul nach Anspruch 7, dadurch gekennzeichnet, daß der Stützrahmen (11) aus Glas/Epoxy-Material hergestellt ist und eine Gesamtstärke von etwa bis zu 125 µm besitzt.

9. Chipmodul nach Anspruch 1 bis 8, dadurch gekennzeichnet, daß die dünne Isolationsfolie (10) eine Stärke von weniger als etwa 30 µm besitzt.

10. Chipmodul nach Anspruch 1 bis 9, dadurch gekennzeichnet, daß die mit Kontaktelementen (4) versehene Kontaktsschicht (2) eine Vielzahl von Kontaktflächen (3) aufweist und die auf der Hauptfläche des Halbleiterchips (7) angeordneten Chipanschlüsse mittels einer maximalen Montagelänge besitzenden Bonddrähten (6) mit einer jeweils dem zugehörigen Chipanschluß zugeordneten Kontaktfläche (3) der Kontaktsschicht (2) elektrisch verbunden sind.

11. Chipmodul nach Anspruch 10, dadurch gekennzeichnet, daß die zwischen der elektrisch leitenden Kontaktsschicht (2) und dem Halbleiterchip (7) vorgesehene dünne Isolationsfolie (10) eine Vielzahl von Bondlöchern (9) besitzt, die hinsichtlich deren Anordnung, Form, Anzahl, sowie Zuordnung zu einem bestimmten Kontaktelement (4) der Kontaktsschicht (2) derart beschaffen sind, daß bei einer beliebigen Lage und Flächeninhalt des befestigten Halbleiterchips (7) eine Kontaktierung der Chipanschlüsse mittels der Bonddrähte (6) mit einer jeweils zu gehörenden Kontaktfläche (5) der Kontaktsschicht (2) bewerkstelligt ist.

12. Chipmodul nach Anspruch 11, dadurch gekennzeichnet, daß die zwischen der elektrisch leitenden Kontaktsschicht (2) und dem Halbleiterchip (7) vor-

gesehene dünne Isolationsfolie (10) pro zugeordneter Kontaktfläche (3) wenigstens zwei Bondlöcher (9) aufweist.

13. Chipmodul nach Anspruch 11 oder 12, dadurch gekennzeichnet, daß jeder Bonddraht (6) für die elektrische Kontaktierung der Chipanschlüsse mit den Kontaktflächen (3) der Kontaktsschicht (2) eine maximale Montagelänge von etwa 3 mm aufweist.

14. Chipmodul nach Anspruch 11 bis 13, dadurch gekennzeichnet, daß die dünne Isolationsfolie (10) an den Stellen der Bondlöcher (9) und/oder an der Stelle des zu befestigenden Halbleiterchips (7) ausgestanzt ist, und ansonsten über die gesamte Fläche der Kontaktsschicht (2) annähernd durchgehend geschlossen ausgebildet ist.

15

Hierzu 1 Seite(n) Zeichnungen

20

25

30

35

40

45

50

55

60

65

Fig 1

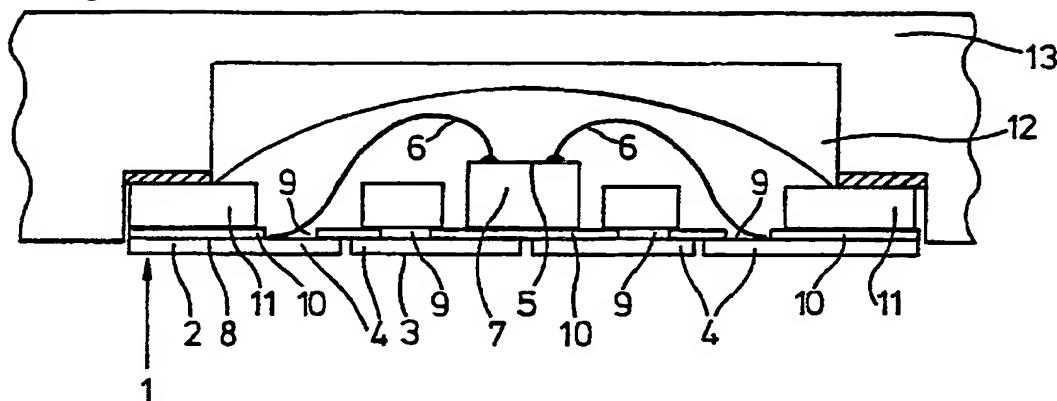
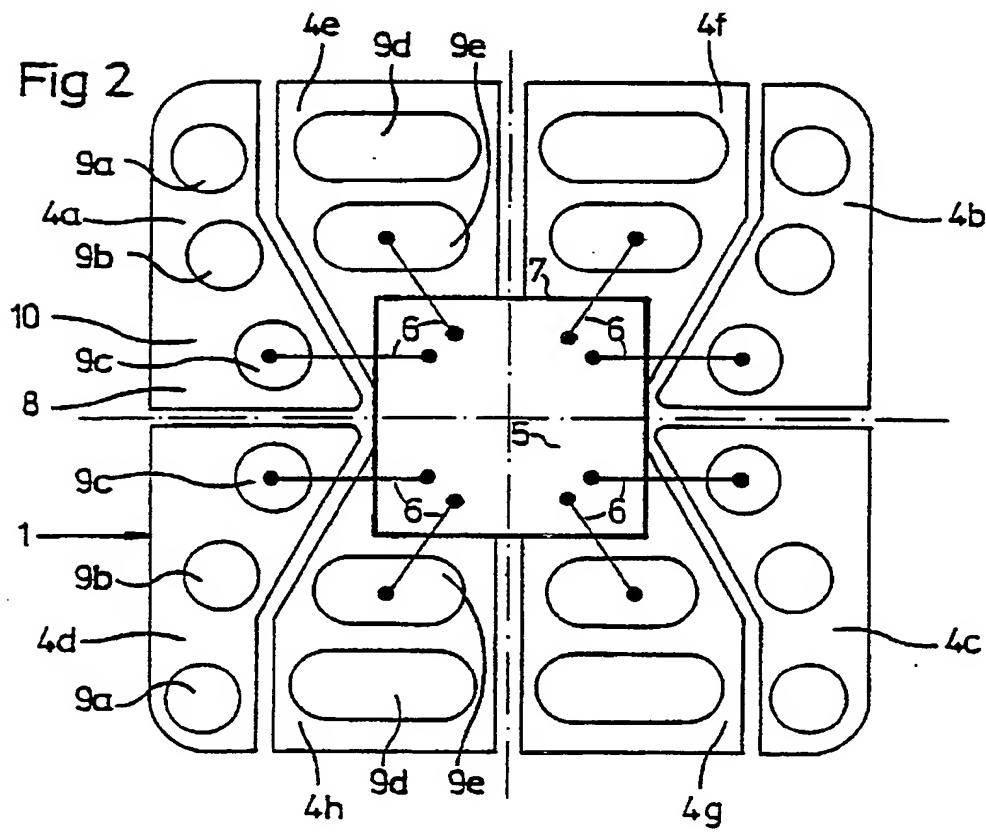


Fig 2



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.